

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-209449

(43) 公開日 平成10年(1998) 8月7日

(51) Int.Cl.⁵

H 0 1 L 29/78
21/318

識別記号

F I

H 0 1 L 29/78
21/318

3 0 1 G
C

審査請求 未請求 請求項の数10 O L (全 16 頁)

(21) 出願番号 特願平9-310463

(22) 出願日 平成9年(1997)11月12日

(31) 優先権主張番号 特願平8-313657

(32) 優先日 平8(1996)11月25日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005843

松下電子工業株式会社
大阪府高槻市幸町1番1号

(72) 発明者 久保 裕子

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 米田 健司

大阪府高槻市幸町1番1号 松下電子工業
株式会社内

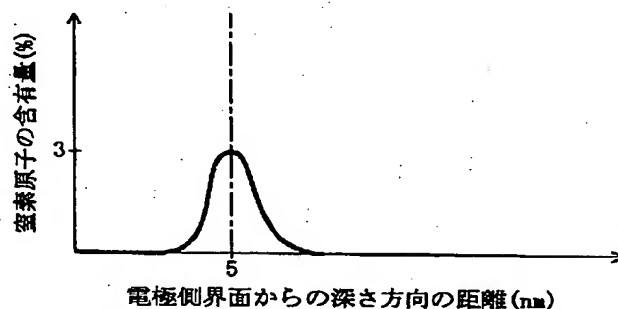
(74) 代理人 弁理士 前田 弘 (外2名)

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 薄膜化された絶縁膜を有するMIS構造の半導体装置において、FNトンネル電流の印加に伴うトラップの発生を確実に抑制できるようにする。

【解決手段】 上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置において、絶縁膜は、窒素原子を含む二酸化シリコン膜よりなり、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布のピークを有している。窒素原子の濃度分布のピークにおける窒素原子の濃度は1.5原子%以上で且つ5原子%以下である。



【特許請求の範囲】

【請求項1】 上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置において、前記絶縁膜は、窒素原子を含む二酸化シリコン膜よりなり、前記二酸化シリコン膜における前記半導体層側の界面の近傍に窒素原子の濃度分布のピークを有していることを特徴とする半導体装置。

【請求項2】 前記窒素原子の濃度分布のピークにおける窒素原子の濃度は、1.5原子%以上で且つ5原子%以下であることを特徴とする請求項1に記載の半導体装置。

【請求項3】 上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置において、前記絶縁膜は、窒素原子を含む二酸化シリコン膜よりなり、前記二酸化シリコン膜における前記半導体層側の界面の近傍に窒素原子の濃度分布の第1のピークを有していると共に前記二酸化シリコン膜における前記導電膜側の界面の近傍に窒素原子の濃度分布の第2のピークを有していることを特徴とする半導体装置。

【請求項4】 前記窒素原子の濃度分布の第1のピーク及び第2のピークにおける窒素原子の濃度はそれぞれ1.5原子%以上で且つ5原子%以下であることを特徴とする請求項3に記載の半導体装置。

【請求項5】 前記窒素原子の濃度分布の第1のピークと第2のピークとの間の底部における窒素原子の濃度は0.1原子%以上であることを特徴とする請求項4に記載の半導体装置。

【請求項6】 上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置の製造方法において、前記絶縁膜を形成する工程は、前記半導体層の上に二酸化シリコン膜を形成する酸化膜形成工程と、前記二酸化シリコン膜に対して窒素ガスを含む酸化性雰囲気において熱処理を施すことにより、前記二酸化シリコン膜をシリコンの酸化膜にする酸化膜形成工程とを含むことを特徴とする半導体装置の製造方法。

【請求項7】 上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置の製造方法において、前記絶縁膜を形成する工程は、前記半導体層に対して窒素ガスを含む酸化性雰囲気において熱処理を施すことにより、前記半導体層の上にシリコンの酸化膜を成長させる酸化膜形成工程を含むことを特徴とする半導体装置の製造方法。

【請求項8】 前記酸化膜形成工程における窒素ガスを含む酸化性雰囲気は、 N_2O ガスの雰囲気又は NO ガスと O_2 ガスとの混合ガスの雰囲気であることを特徴とする請求項6又は7に記載の半導体装置の製造方法。

【請求項9】 前記酸化膜形成工程における熱処理は高圧下で行なうことを特徴とする請求項6又は7に記載

の半導体装置の製造方法。

【請求項10】 前記絶縁膜を形成する工程は、前記シリコンの酸化膜に対して NO ガス又は N_2O ガスの雰囲気において急速熱処理を行なうことにより、前記シリコンの酸化膜を窒化する工程を含むことを特徴とする請求項6又は7に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有するMIS (Metal Insulator Semiconductor) 構造の半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 図19は、従来のMIS構造の断面構造を示しており、図19に示すように、例えばP-型のシリコンよりなる半導体基板1には、該半導体基板1が1000℃程度の高温でパイロジェニック酸化されてなる図示しない素子分離領域が形成され、素子分離領域同士の間には互いに間隔をおいて、ソース・ドレインとなるN+型の高濃度不純物領域2が形成されている。半導体基板1の上における高濃度不純物領域2同士の間にはゲート絶縁膜3が形成され、該ゲート絶縁膜3の上には、例えば不純物が高濃度にドーピングされた多結晶シリコンからなるゲート電極4が形成されている。

【0003】 前記のMIS構造を有するトランジスタにおいて、半導体基板1を接地した状態でゲート電極4に蓄積方向に電圧を印加し、印加する電圧を大きくしていくと、ゲート絶縁膜3にFN (Fowler Nordheim) トンネル電流が流れる。そして、ゲート絶縁膜3に一定の電流密度以上のFNトンネル電流が流れると、初期においてはホールトラップが発生して急激な電圧降下が見られるが、その後、電流注入の継続に伴って印加電圧は徐々に上昇する。これは、FNトンネル電流の印加によりゲート絶縁膜3中にエレクトロントラップが発生していることを示している。このようなトラップの発生によりゲート絶縁膜3の絶縁性は劣化する。FNトンネル電流の注入後に界面準位密度の著しい増加がみられることから、トラップの発生は、ゲート絶縁膜3と半導体基板1との界面近傍に存在するダングリングボンドやブローンボンドが電子のトラップサイトとなっていることが一つの要因であると考えられる。

【0004】 ところで、ゲート絶縁膜3の薄膜化に伴って、ゲート絶縁膜3に加わる電界はますます増大し、これに伴って、ゲート絶縁膜3の内部及び半導体基板1との界面に発生するトラップも増大するので、ゲート絶縁膜3の絶縁性の劣化が急速に進むという第1の問題がある。

【0005】 また、通常、ゲート電極4は不純物がドーピングされたポリシリコン膜よりなるが、拡散係数の大きい不純物例えばボロン等がポリシリコン膜にドーピン

3

グされる場合には、その後の熱処理工程において、不純物がゲート絶縁膜3を通して半導体基板1に拡散し、トランジスタの特性に悪影響を与えるという第2の問題がある。

【0006】そこで、例えばUSP5, 237, 188又はUSP5, 489, 542に示されるように、ゲート絶縁膜3中に窒素原子が導入されてなる半導体装置が提案されている。このように、ゲート絶縁膜3中に窒素原子を導入すると、導入された窒素原子は、ゲート絶縁膜3と半導体基板1との界面近傍に存在するシリコンのダングリリングボンドやブローケンボンドと強固な結合を形成するため、トラップサイトとなるダングリリングボンドやブローケンボンドが事実上低減するので、FNトンネル電流の印加に伴うトラップの発生を抑制する効果があると共に、導入された窒素原子はゲート電極4に注入された不純物の半導体基板1への拡散を抑制する効果も有している。

【0007】

【発明が解決しようとする課題】ところが、半導体集積回路装置の微細化及び高集積化が急速に進み、それに伴ってMIS構造におけるゲート絶縁膜は10nm以下の厚さにまで薄膜化されつつある。このため、前記従来のMIS構造におけるゲート絶縁膜は、FNトンネル電流の印加に伴うトラップの発生を抑制及びゲート電極に含まれる不純物の半導体基板への拡散の抑制という点において問題が生じてきた。

【0008】前記に鑑み、本発明は、薄膜化された絶縁膜を有するMIS構造の半導体装置において、FNトンネル電流の印加に伴うトラップの発生を確実に抑制することを第1の目的とし、絶縁膜の上に形成されている導電膜に含まれる不純物の半導体層への拡散を確実に抑制することを第2の目的とする。

【0009】

【課題を解決するための手段】前記の目的を達成するため、本発明は、絶縁膜に含まれる窒素原子の濃度分布のピーク位置を特定すると共に、絶縁膜に含まれる窒素原子の濃度分布のピークにおける窒素原子の濃度を特定するものである。

【0010】本発明に係る第1の半導体装置は、上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置を前提とし、絶縁膜は、窒素原子を含む二酸化シリコン膜よりなり、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布のピークを有している。

【0011】第1の半導体装置によると、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布のピークを有しているため、絶縁膜と半導体層との界面近傍において、窒素原子がシリコンのダングリリングボンドやブローケンボンドと結合する。

【0012】第1の半導体装置において、窒素原子の濃

4

度分布のピークにおける窒素原子の濃度は1.5原子%以上で且つ5原子%以下であることが好ましい。

【0013】本発明に係る第2の半導体装置は、上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置を前提とし、絶縁膜は、窒素原子を含む二酸化シリコン膜よりなり、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布の第1のピークを有していると共に二酸化シリコン膜における導電膜側の界面の近傍に窒素原子の濃度分布の第2のピークを有している。

【0014】第2の半導体装置によると、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布の第1のピークを有していると共に二酸化シリコン膜における導電膜側の界面の近傍に窒素原子の濃度分布の第2のピークを有しているため、絶縁膜と半導体層との界面近傍及び絶縁膜と導電膜との界面近傍において、窒素原子がシリコンのダングリリングボンドやブローケンボンドとそれぞれ結合すると共に、絶縁膜に含まれる窒素原子は、導電膜に導入されたボロン等の不純物が導電膜から絶縁膜を通して半導体層に拡散する事態を2度に亘って阻止することができる。

【0015】第2の半導体装置において、窒素原子の濃度分布の第1のピーク及び第2のピークにおける窒素原子の濃度はそれぞれ1.5原子%以上で且つ5原子%以下であることが好ましい。

【0016】第2の半導体装置において、窒素原子の濃度分布の第1のピークと第2のピークとの間の底部における窒素原子の濃度は0.1原子%以上であることが好ましい。

【0017】本発明に係る第1の半導体装置の製造方法は、上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置の製造方法を前提とし、絶縁膜を形成する工程は、前記半導体層の上に二酸化シリコン膜を形成する酸化膜形成工程と、二酸化シリコン膜に対して窒素ガスを含む酸化性雰囲気において熱処理を施すことにより、二酸化シリコン膜をシリコンの酸窒化膜にする酸窒化膜形成工程とを含む。

【0018】第1の半導体装置の製造方法によると、絶縁膜を形成する工程は、半導体層の上に形成された二酸化シリコン膜に対して窒素ガスを含む酸化性雰囲気において熱処理を施すことにより、二酸化シリコン膜をシリコンの酸窒化膜にするため、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布のピークを確実に形成することができる。

【0019】本発明に係る第2の半導体装置の製造方法は、上下方向に順次形成されてなる半導体層、絶縁膜及び導電膜を有する半導体装置の製造方法を前提とし、絶縁膜を形成する工程は、半導体層に対して窒素ガスを含む酸化性雰囲気において熱処理を施すことにより、半導体層の上にシリコンの酸窒化膜を成長させる酸窒化膜形

成工程を含む。

【0020】第2の半導体装置の製造方法によると、半導体層に対して窒素ガスを含む酸化性雰囲気において熱処理を施すことにより、半導体層の上にシリコンの酸窒化膜を成長させるため、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布のピークを確実に形成することができる。

【0021】第1又は第2の半導体装置の製造方法において、酸窒化膜形成工程における窒素ガスを含む酸化性雰囲気は、 N_2O ガスの雰囲気又は NO ガスと O_2 ガスとの混合ガスの雰囲気であることが好ましい。

【0022】第1又は第2の半導体装置の製造方法において、酸窒化膜形成工程における熱処理は高圧下で行なうことが好ましい。

【0023】第1又は第2の半導体装置の製造方法において、絶縁膜を形成する工程は、シリコンの酸窒化膜に対して NO ガスの雰囲気において急速熱処理を行なうことにより、シリコンの酸窒化膜を窒化する工程を含むことが好ましい。

【0024】

【発明の実施の形態】以下、本発明の各実施形態に係る半導体装置に共通する半導体装置の断面構造について図1を参照しながら説明する。

【0025】図1に示すように、P-型のシリコンよりなる半導体基板10には互いに間隔をおいてソース・ドレインとなる N^+ 型の高濃度不純物領域11が形成され、半導体基板10の上における高濃度不純物領域11同士の間には、シリコンの酸窒化膜よりなり例えば5nmの膜厚を有するゲート絶縁膜12が形成され、該ゲート絶縁膜12の上には、ボロン等の不純物が高濃度にドーピングされた多結晶シリコンからなるゲート電極13が形成されている。

【0026】(第1の実施形態)以下、本発明の第1の実施形態に係る半導体装置のゲート絶縁膜12における窒素の濃度プロファイルについて説明する。第1の実施形態は、FNトンネル電流の印加に伴うトラップの発生を抑制するという第1の目的を達成するものである。

【0027】図2は第1の実施形態のゲート絶縁膜12における窒素原子の濃度プロファイルを示しており、図2において、横軸はゲート絶縁膜12におけるゲート電極13側の界面から半導体基板10に架けての深さ方向の距離を示し、縦軸はゲート絶縁膜12及び半導体基板10に含まれる窒素原子の濃度プロファイルを示している。

【0028】図2に示すように、第1の実施形態においては、窒素原子の濃度プロファイルのピーク位置はゲート絶縁膜12における半導体基板10側の界面の近傍にあり、且つ濃度プロファイルのピーク位置における窒素原子の濃度は約3原子%である。

【0029】窒素原子の濃度プロファイルのピーク位置

がゲート絶縁膜12における半導体基板10側の界面の近傍にあるので、ゲート絶縁膜12と半導体基板10との界面近傍において、窒素原子がシリコンのダングリングボンドやブローケンボンドと結合するため、ゲート絶縁膜12と半導体基板10との界面近傍におけるトラップが抑制される。

【0030】窒素原子の濃度プロファイルのピーク位置における窒素原子の濃度は、第1の実施形態においては約3原子%であるが、1.5原子%~5原子%の範囲内が好ましい。その理由は次の通りである。すなわち、窒素原子の導入によるダングリングボンドやブローケンボンドの低減効果は、ダングリングボンド及びブローケンボンドが窒素原子により終端されることにより生じるが、窒素原子の濃度プロファイルのピーク値が1.5原子%以上であれば、ゲート絶縁膜12と半導体基板10との界面近傍のダングリングボンド及びブローケンボンドは窒素原子によって完全に終端されるからである。換言すると、窒素原子の濃度プロファイルのピーク値が1.5原子%よりも低い場合には、ダングリングボンドやブローケンボンドの終端が十分でないために、ゲート絶縁膜12と半導体基板10との界面近傍のトラップに対する改善効果が十分に発揮されない。

【0031】一方、窒素原子の濃度が5原子%を超えると、ゲート絶縁膜12と半導体基板10との界面近傍のダングリングボンド及びブローケンボンドは完全に終端されるが、過剰な窒素原子つまりダングリングボンド及びブローケンボンドの終端に寄与しない窒素原子が存在し、この終端に寄与しない窒素原子が正の固定電荷として作用するため、キャパシタにおけるフラットバンド電圧のシフト量又はトランジスタにおけるしきい値電圧が増大するからである。

【0032】ゲート電極13に導入されたボロン等の不純物の半導体基板10への拡散を抑制するためには、窒素原子の濃度プロファイルのピーク値は高いほど好ましいが、窒素原子の濃度が5原子%を超えると前述したような新たな問題が発生する。

【0033】以上説明した理由により、第1の実施形態においては、窒素原子の濃度プロファイルのピーク位置をゲート絶縁膜12における半導体基板10側の界面の近傍に設定し、且つ、窒素原子の濃度プロファイルのピーク位置における窒素原子の濃度を1.5原子%~5原子%の範囲内に設定している。

【0034】(第2の実施形態)以下、本発明の第2の実施形態に係る半導体装置のゲート絶縁膜12における窒素の濃度プロファイルについて説明する。第2の実施形態は、FNトンネル電流の印加に伴うトラップの発生を確実に抑制するという第1の目的及びゲート電極13に含まれる不純物の半導体基板10への拡散を確実に抑制するという第2の目的を達成するものである。

【0035】図3は第2の実施形態のゲート絶縁膜12

における窒素原子の濃度プロファイルを示しており、図3において、横軸はゲート絶縁膜12におけるゲート電極13側の界面から半導体基板10に架けての深さ方向の距離を示し、縦軸はゲート絶縁膜12及び半導体基板10に含まれる窒素原子の濃度プロファイルを示している。

【0036】図3に示すように、第2の実施形態においては、窒素原子の濃度プロファイルのピーク位置は、ゲート絶縁膜12における半導体基板10側の界面の近傍及びゲート絶縁膜12におけるゲート電極13側の界面の近傍にあり、且つ濃度プロファイルのピーク位置における窒素原子の濃度はそれぞれ約3原子%である。

【0037】窒素原子の濃度プロファイルのピーク位置がゲート絶縁膜12における半導体基板10側の界面の近傍及びゲート電極13側の界面の近傍にあるので、ゲート絶縁膜12と半導体基板10との界面近傍及びゲート絶縁膜12とゲート電極13との界面近傍において、窒素原子がシリコンのダングリングボンドやブローケンボンドとそれぞれ結合するため、ゲート絶縁膜12における半導体基板10及びゲート電極13との各界面の近傍におけるトラップをそれぞれ抑制することができる。

【0038】また、窒素原子の濃度プロファイルのピーク位置における窒素原子の濃度は、第2の実施形態においてはそれぞれ約3原子%であるが、ゲート絶縁膜12における半導体基板10側の界面の近傍及びゲート電極13側の界面の近傍における窒素原子の濃度プロファイルのピーク値はそれぞれ1.5原子%～5原子%の範囲内であることが好ましい。その理由は第1の実施形態と同様である。

【0039】また、第2の実施形態においては、ゲート絶縁膜12における窒素原子の濃度プロファイルのピークは、ゲート絶縁膜12における半導体基板10側の界面の近傍に加えてゲート絶縁膜12におけるゲート電極13側の界面の近傍にもあるので、ゲート絶縁膜12に導入された窒素原子は、ボロン等の不純物がゲート電極13からゲート絶縁膜12を通して半導体基板10に拡散する事態を2度に亘って阻止するので、デバイス特性の変動を確実に抑制することができる。

【0040】以上説明したように、第2の実施形態においては、窒素原子の濃度プロファイルのピーク位置を、ゲート絶縁膜12における半導体基板10側の界面の近傍及びゲート電極13側の界面の近傍にそれぞれ設定し、且つ濃度プロファイルのピーク位置における窒素原子の濃度を1.5原子%～5原子%以下に設定したため、ダングリングボンド及びブローケンボンドの終端に寄与しない過剰な窒素原子が正の固定電荷として作用して、キャパシタにおけるフラットバンド電圧のシフト量又はトランジスタにおけるしきい値電圧が増大する事態を招くことなく、FNトンネル電流の印加に伴うトラップの発生及びゲート電極13に含まれる不純物の半導体

基板10への拡散をより確実に抑制することができる。

【0041】(第3の実施形態)以下、本発明の第3の実施形態に係る半導体装置のゲート絶縁膜12における窒素の濃度プロファイルについて説明する。第3の実施形態は、FNトンネル電流の印加に伴うトラップの発生を確実に抑制するという第1の目的及びゲート電極13に含まれる不純物の半導体基板10への拡散を確実に抑制するという第2の目的を達成するものである。

【0042】図4は第3の実施形態のゲート絶縁膜12における窒素原子の濃度プロファイルを示しており、図4において、横軸はゲート絶縁膜12におけるゲート電極13側の界面から半導体基板10に架けての深さ方向の距離を示し、縦軸はゲート絶縁膜12及び半導体基板10に含まれる窒素原子の濃度プロファイルを示している。

【0043】図4に示すように、第3の実施形態においては、窒素原子の濃度プロファイルのピーク位置は、ゲート絶縁膜12における半導体基板10側の界面の近傍及びゲート電極13側の界面の近傍にあって、濃度プロファイルのピーク位置における窒素原子の濃度はそれぞれ約3原子%であり且つ濃度プロファイルにおける両ピーク同士の間の底部の濃度は約1原子%である。

【0044】第3の実施形態においても、第1の実施形態と同様の理由により、ゲート絶縁膜12における半導体基板10側の界面の近傍及びゲート電極13側の界面の近傍における窒素原子の濃度プロファイルのピーク値はそれぞれ1.5原子%～5原子%の範囲内であることが好ましい。

【0045】図4においては、濃度プロファイルにおける両ピーク同士の間の底部の窒素原子の濃度は約1原子%であるが、底部の窒素原子の濃度は0.1原子%～3原子%の範囲内であることが好ましい。このようにすると、ゲート絶縁膜12の全領域において窒素原子がシリコンのダングリングボンドやブローケンボンドと結合するためトラップを一層抑制することができると共に、ゲート絶縁膜12の全領域においてボロン等の不純物がゲート電極13からゲート絶縁膜12を通して半導体電極10に拡散する事態を阻止できるので、デバイス特性の変動をより一層確実に抑制することができる。

【0046】尚、ゲート絶縁膜12の全領域が深さ方向にはほぼ3等分されてなる3つの領域、すなわち、ゲート電極13側の浅い領域、半導体基板10側の深い領域及び浅い領域と深い領域との間の中間の領域のうち中間の領域は、ダングリングボンドやブローケンボンドが浅い領域及び深い領域に比べて少ないので、窒素原子の濃度は浅い領域及び深い領域に比べて低くてもよい。

【0047】以上説明したように、第3の実施形態においては、窒素原子の濃度プロファイルのピーク位置を、ゲート絶縁膜12における半導体基板10側の界面の近傍及びゲート電極13側の界面の近傍に設定すると共

に、濃度プロファイルのピーク位置における窒素原子の濃度を1.5原子%~5原子%の範囲内に設定し且つ濃度プロファイルにおける両ピーク同士の間の底部の窒素原子の濃度を0.1原子%~3原子%の範囲内に設定したため、ダングリングボンド及びブローンボンドの終端に寄与しない過剰な窒素原子が正の固定電荷として作用してキャパシタにおけるフラットバンド電圧のシフト量又はトランジスタにおけるしきい値電圧が増大する事態を招くことなく、FNトンネル電流の印加に伴うトラップの発生及びゲート電極13に含まれる不純物の半導体基板10への拡散をより一層確実に抑制することができる。

【0048】(第4の実施形態)以下、本発明の第4の実施形態として、前記の第1の実施形態に係る半導体装置の製造方法について図5~図8を参照しながら説明する。

【0049】まず、図5(a)に示すように、シリコンよりなるP-型の半導体基板10に素子分離領域(LOCOS酸化膜)15を形成した後、半導体基板10の表面における素子分離領域15に囲まれた活性領域を洗浄して、不純物や自然酸化膜を除去する。図5(b)は、半導体基板10に素子分離領域15を形成した状態における半導体基板10に含まれるシリコン原子の濃度プロファイルを示しており、横軸は半導体基板10における表面から深さ方向の距離を示している。

【0050】次に、図6(a)に示すように、半導体基板10に対して、例えば常圧の電気炉を用いて酸化性雰囲気中において850℃のバイロジェニック酸化を施すことにより、ベースとなる4nmの膜厚を有する二酸化シリコン膜16を形成する。図6(b)は、半導体基板10に二酸化シリコン膜16を形成した状態における半導体基板10に含まれるシリコン原子及び酸素原子の濃度プロファイルを示しており、一点鎖線は二酸化シリコン膜16と半導体基板10との界面を示している。

【0051】次に、図7(a)に示すように、半導体基板10に対して、窒素を含む酸化性雰囲気(例えば、N₂Oガス又はNOガスの雰囲気)において800~1150℃の温度下で酸窒化処理を施すことにより5nmの膜厚を有する酸窒化膜17を形成する。

【0052】図7(b)は、半導体基板10に対して、常圧の電気炉を用いてN₂Oガス雰囲気において1050℃の温度下で酸窒化処理を施した状態における半導体基板10に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示している。第4の実施形態においては、ベースとなる4nmの膜厚を有する二酸化シリコン膜16を形成した後に酸窒化処理を施すことにより、5nmの膜厚を有する酸窒化膜17を形成するので、窒素原子の濃度プロファイルのピーク位置をゲート絶縁膜12における半導体基板10側の界面の近傍に形成することができる。すなわち、図7(b)に示すよう

に、窒素原子の濃度プロファイルのピーク位置はゲート絶縁膜12における半導体基板10側の界面の近傍にあり、且つ濃度プロファイルのピーク位置における窒素原子の濃度は約2原子%である。

【0053】N₂Oガスによる酸窒化処理は成膜速度が遅いと共に膜厚の均一性が悪いという欠点を有しているが、第4の実施形態のように、ベースとなる二酸化シリコン膜16を形成した後にN₂Oガスによる酸窒化処理を施すと、酸窒化処理による成膜処理によって形成される膜の膜厚が小さいので、成膜速度が遅いという欠点を補ってスループットを向上させることができると共に酸窒化膜17の膜厚の均一性を向上させることができる。その理由は、N₂Oガスによる酸窒化処理においてN₂Oガスが高温下においてNOとN₂とO₂とに分解し、O₂ガスによる酸化処理とNOガスによる窒化処理とが同時に行なわれながら酸窒化膜17が成膜されるので、酸窒化膜17の膜厚の均一性が向上するものと考えられる。

【0054】次に、図8に示すように、酸窒化膜17よりなるゲート絶縁膜12の上にゲート電極13を形成した後、該ゲート電極13をマスクとしてN型の不純物を注入することにより、ソース・ドレインとなるN+型の高濃度不純物領域11を形成すると、第1の実施形態に係る半導体装置が得られる。

【0055】以上説明したように、第4の実施形態によると、窒素原子の濃度プロファイルのピーク位置をゲート絶縁膜12における半導体基板10側の界面の近傍に設定できるため、ゲート絶縁膜12における半導体基板10側の界面の近傍に存在するダングリングボンドやブローンボンドを窒素原子により確実に終端できるので、トラップ特性を向上させることができる。

【0056】また、ゲート絶縁膜12における半導体基板10側の界面の近傍に導入される窒素原子の量は酸窒化処理による膜厚の増加量とほぼ比例するので、界面近傍の窒素原子の濃度の制御が容易である。例えば、酸窒化処理により成膜される酸窒化膜の膜厚が決まっている場合には、ベースになる二酸化シリコン膜の膜厚と酸窒化処理により増加する酸窒化膜の膜厚との割合を制御することにより、界面に導入される窒素原子の量を或る程度コントロールすることが可能である。しかも、界面の窒素原子の濃度は酸窒化処理の温度等のプロセス条件に対して敏感ではないので、酸窒化処理の条件についてはサーマルバジェットとの兼ね合いにより決定することができる。

【0057】尚、酸化処理によりベースとなる二酸化シリコン膜16を形成する工程と、酸窒化処理により酸窒化膜17を形成する工程とを同一の電気炉内で連続して行なうことにより、酸化処理工程と酸窒化処理工程との間に金属汚染やパーティクルの付着を防止できると共に酸窒化膜形成工程のスループットを向上させることがで

きる。例えば、電気炉において二酸化シリコン膜を形成するシーケンスの中に酸窒化処理のシーケンスを付加することにより、簡単に２段階の処理を行なうことができる。

【0058】（第５の実施形態）以下、本発明の第５の実施形態として、前記の第１の実施形態に係る半導体装置の製造方法について図５～図８を参照しながら説明する。

【0059】まず、図５（ａ）に示すように、シリコンよりなるP-型の半導体基板１０に素子分離領域１５を形成した後、半導体基板１０の表面における素子分離領域１５に囲まれた活性領域を洗浄して、不純物や自然酸化膜を除去する。

【0060】次に、図６（ａ）に示すように、半導体基板１０に対して、例えば高圧電気炉を用いて酸化性雰囲気中においてドライ酸化を施すことにより、ベースとなる４nmの膜厚を有する二酸化シリコン膜１６を形成する。

【0061】次に、図７（ａ）に示すように、半導体基板１０に対して、例えば高圧電気炉を用いて窒素を含む酸化性雰囲気（例えば、N₂Oガス又はNOガスの雰囲気）において５気圧以上の圧力下で且つ750～850℃の比較的低い温度下で酸窒化処理を施すことにより、５nmの膜厚を有する酸窒化膜１７を形成する。

【0062】第５の実施形態においては、ベースとなる４nmの膜厚を有する二酸化シリコン膜１６を形成した後、高圧下で酸窒化処理を施すことにより、５nmの膜厚を有する酸窒化膜１７を形成するので、窒素原子の濃度プロファイルのピーク位置をゲート絶縁膜１２における半導体基板１０側の界面の近傍に形成することができると共に、濃度プロファイルのピーク位置における窒素原子の濃度を約３原子％に設定できる。

【0063】次に、図８に示すように、酸窒化膜１７よりなるゲート絶縁膜１２の上にゲート電極１３を形成した後、該ゲート電極１３をマスクとしてN型の不純物を注入することにより、ソース・ドレインとなるN⁺型の高濃度不純物領域１１を形成すると、第１の実施形態に係る半導体装置が得られる。

【0064】第５の実施形態によると、高圧下で酸窒化処理を施すため、酸窒化膜１７の全体に亘って窒素原子が比較的高濃度に含まれているので、トラップの発生を確実に抑制することができると共に、第４の実施形態により得られる半導体装置に比べてゲート電極１３に含まれる不純物の半導体基板１０への拡散を抑制する効果が向上している。

【0065】尚、第４の実施形態においては常圧の電気炉で酸窒化処理を行ない、第５の実施形態においては高圧電気炉で酸窒化処理を行なったが、これに代えて、ベースとなる二酸化シリコン膜１６に対して、RTP（Rapid Thermal Process）装置例えば光照射加熱装置を用

いて窒素を含む酸化性雰囲気（例えば、N₂Oガス又はNOガスの雰囲気）において酸窒化処理を施すことにより酸窒化膜１７を形成してもよいし、ベースとなる二酸化シリコン膜１６に対して、シャワーヘッド及び基板回転機構を備えたRTP装置を用いて窒素を含む酸化性雰囲気（例えば、N₂Oガスの雰囲気）において酸窒化処理を施すことにより酸窒化膜１７を形成してもよい。後者によると、N₂Oガスを均一に導入できるので、酸窒化膜１７の膜厚均一性がより一層向上する。

【0066】また、ベースとなる二酸化シリコン膜１６としては、一般の電気炉による熱酸化やRTP装置による急速熱酸化による熱酸化膜、又は減圧CVDによる堆積膜等を用いることができる。

【0067】（第６の実施形態）以下、本発明の第６の実施形態として、前記の第１の実施形態に係る半導体装置の製造方法について図９及び図１０を参照しながら説明する。

【0068】まず、図９（ａ）に示すように、シリコンよりなるP-型の半導体基板１０に素子分離領域１５を形成した後、半導体基板１０の表面における素子分離領域１５に囲まれた活性領域を洗浄して、不純物や自然酸化膜を除去する。図９（ｂ）は、半導体基板１０に素子分離領域１５を形成した状態における半導体基板１０に含まれるシリコン原子の濃度プロファイルを示しており、横軸は半導体基板１０における表面から深さ方向の距離を示している。

【0069】次に、図１０（ａ）に示すように、半導体基板１０に対して、RTP装置例えば光照射加熱装置を用いて窒素を含む酸化性雰囲気（例えば、N₂Oガスの雰囲気又はNOとO₂との混合ガスの雰囲気）において1000℃以下の温度下で酸窒化処理を施すことにより５nmの膜厚を有する酸窒化膜１７を形成する。

【0070】N₂Oガスを用いて酸窒化処理を行なうと、N₂Oガスが高温下においてNOとN₂とO₂とに分解するので、O₂ガスによる酸化処理とNOガスによる窒化処理とが同時に行なわれる。もっとも、N₂Oガスの分解反応は急速には進行しないため、酸窒化膜１７の膜厚均一性は良好ではないので、酸窒化膜１７の形成時にN₂Oガスが半導体基板１０の表面に均一に行きわたるような工夫が必要である。通常の抵抗加熱炉ではN₂Oガスの均一な導入は困難である上に酸窒化反応が進み難いため処理時間が長くなるという欠点がある。従って、N₂Oガスを用いる場合には、シャワーヘッドを備えたRTP装置を用いると共に半導体基板１０に回転機構を設けることにより、半導体基板１０上にN₂Oガスを均一に導入して、酸窒化膜１７の膜厚の均一性を向上させることが好ましい。

【0071】NOとO₂との混合ガスを用いて酸窒化処理を行なう場合には、例えば５vol％のNOガスと９５vol％のO₂ガスとの混合ガスを用いて1000℃

以下の温度下で酸窒化処理を施すことができる。このようにすると、 N_2O ガスを高温下において NO と N_2 と O_2 とに分解する必要がないので、酸窒化処理の温度を低く設定できると共に分解反応の時間を削減することができる。

【0072】また、 N_2O ガスの雰囲気又は NO と O_2 との混合ガスの雰囲気のおいでも、 $1000^\circ C$ 以下の温度下で酸窒化処理を施すことにより、サーマルバジェットを低減することができる。

【0073】図10(b)は、光照射加熱装置を用いて N_2O ガスの雰囲気において酸窒化処理を施すことにより酸窒化膜17を形成したときの半導体基板10に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示しており、窒素原子の濃度プロファイルのピーク位置をゲート絶縁膜12における半導体基板10側の界面の近傍に形成できると共に、濃度プロファイルのピーク位置における窒素原子の濃度を約2原子%に設定することができる。

【0074】次に、第4の実施形態と同様に、酸窒化膜17よりなるゲート絶縁膜12の上にゲート電極13を形成した後、該ゲート電極13をマスクとしてN型の不純物を注入することにより、ソース・ドレインとなるN⁺型の高濃度不純物領域11を形成すると、第1の実施形態に係る半導体装置が得られる。

【0075】第6の実施形態によると、半導体基板10に対して、光照射加熱装置を用いて窒素を含む酸化性雰囲気において酸窒化処理を施すため、酸窒化膜17の膜厚均一性が向上すると共に窒素原子の濃度プロファイルのピーク位置をゲート絶縁膜12における半導体基板10側の界面の近傍に確実に形成することができる。

【0076】(第7の実施形態)以下、本発明の第7の実施形態として、前記の第1の実施形態に係る半導体装置の製造方法について図9及び図10を参照しながら説明する。

【0077】まず、図9(a)に示すように、シリコンよりなるP-型の半導体基板10に素子分離領域15を形成した後、半導体基板10の表面における素子分離領域15に囲まれた活性領域を洗浄して、不純物や自然酸化膜を除去する。

【0078】次に、図10(a)に示すように、半導体基板10に対して、高圧電気炉を用いて窒素を含む酸化性雰囲気(例えば、 N_2O ガス又は NO と O_2 との混合ガスの雰囲気)において5気圧以上の圧力下で且つ $750 \sim 850^\circ C$ の比較的低い温度下で酸窒化処理を施すことにより、5nmの膜厚を有する酸窒化膜17を形成する。

【0079】ところで、 N_2O ガスを用いて酸窒化処理をする場合には、 N_2O ガスが NO と N_2 と O_2 とに分解することが前提になっているので、高温で処理しないと反応速度が遅いという欠点はあるが、最近ではサーマ

ルバジェット(熱履歴)の一層の低減が望まれているので、高温下における長時間の処理は困難な状況になっている。そこで、酸窒化処理を25気圧程度の高圧で行なうことにより、処理温度及び処理時間の低減が可能になる。例えば、 N_2O ガスを用いて25気圧の圧力で処理する場合には、 $750 \sim 850^\circ C$ 程度の比較的低温で酸窒化膜17を形成することができる。

【0080】また、 NO と O_2 との混合ガスを用いて酸窒化処理を施す場合には、例えば5vol%の NO ガスと95vol%の O_2 ガスとの混合ガスを用いて $1000^\circ C$ 以下の温度下で酸窒化処理を施すことができる。このようにすると、 N_2O ガスを高温下において NO と N_2 と O_2 とに分解する必要がないので、酸窒化処理の温度を低く設定できると共に分解反応の時間を削減することができる。

【0081】次に、第4の実施形態と同様に、酸窒化膜17よりなるゲート絶縁膜12の上にゲート電極13を形成した後、該ゲート電極13をマスクとしてN型の不純物を注入することにより、ソース・ドレインとなるN⁺型の高濃度不純物領域11を形成すると、第1の実施形態に係る半導体装置が得られる。

【0082】第7の実施形態によると、半導体基板10に対して高圧下で酸窒化処理を施すことにより、5nmの膜厚を有する酸窒化膜17を形成するため、窒素原子の濃度プロファイルのピーク位置をゲート絶縁膜12における半導体基板10側の界面の近傍に形成できると共に、濃度プロファイルのピーク位置における窒素原子の濃度を約3原子%に設定することができる。

【0083】(第8の実施形態)以下、本発明の第8の実施形態として、前記の第2の実施形態に係る半導体装置の製造方法について図11～図14を参照しながら説明する。

【0084】まず、図11(a)に示すように、シリコンよりなるP-型の半導体基板10に素子分離領域15を形成した後、半導体基板10の表面における素子分離領域15に囲まれた活性領域を洗浄して、不純物や自然酸化膜を除去する。図11(b)は、半導体基板10に素子分離領域15を形成した状態における半導体基板10に含まれるシリコン原子の濃度プロファイルを示しており、横軸は半導体基板10における表面から深さ方向の距離を示している。

【0085】次に、図12(a)に示すように、半導体基板10に対して、例えばランプ加熱による急速熱酸化法(RTO法)を用いて酸化性雰囲気中においてパイロジェニック酸化を施すことにより、ベースとなる4nmの膜厚を有する二酸化シリコン膜16を形成する。図12(b)は、半導体基板10に二酸化シリコン膜16を形成した状態における半導体基板10に含まれるシリコン原子及び酸素原子の濃度プロファイルを示しており、一点鎖線は二酸化シリコン膜16と半導体基板10との

界面を示している。

【0086】次に、同一チャンバー内において導入ガスを笑気ガス (N_2O ガス) に切り替え、半導体基板 10 に対して、笑気ガス中において例えば 1000℃ の温度下で 30 秒間の第 1 の窒化処理 (RTN 処理) を施すことにより、図 13 (a) に示すように、5 nm の膜厚を有する前段階の酸窒化膜 17 を形成する。

【0087】図 13 (b) は、半導体基板 10 に前段階の酸窒化膜 17 を形成した状態における半導体基板 10 に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示しており、窒素原子の濃度プロファイルのピーク位置はゲート絶縁膜 12 における半導体基板 10 側の界面の近傍にあり、且つ濃度プロファイルのピーク位置における窒素原子の濃度は約 2 原子% である。

【0088】次に、同一チャンバー内において導入ガスを亜酸化窒素ガス (NO ガス) に切り替え、半導体基板 10 に対して、例えばランプ加熱による急速熱酸化法 (RTO 法) を用いて亜酸化窒素ガス中において例えば 850℃ の温度下で 10 秒間の第 2 の窒化処理 (RTN 処理) を施すことにより、図 14 (a) に示すように、5 nm の膜厚を有する最終の酸窒化膜 18 を形成する。

【0089】図 14 (b) は、半導体基板 10 に最終の酸窒化膜 18 を形成した状態における半導体基板 10 に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示しており、窒素原子の濃度プロファイルのピーク位置は、ゲート絶縁膜 12 における半導体基板 10 側の界面の近傍のほかに、ゲート絶縁膜 12 におけるゲート電極 13 側の界面の近傍にもあり、且つ濃度プロファイルの各ピーク位置における窒素原子の濃度は約 2 原子% である。

【0090】次に、第 4 の実施形態と同様に、酸窒化膜 17 よりなるゲート絶縁膜 12 の上にゲート電極 13 を形成した後、該ゲート電極 13 をマスクとして N 型の不純物を注入することにより、ソース・ドレインとなる N+ 型の高濃度不純物領域 11 を形成すると、第 2 の実施形態に係る半導体装置が得られる。

【0091】第 8 の実施形態によると、ベースとなる二酸化シリコン膜 16 を形成した後、笑気ガス中における第 1 の窒化処理及び亜酸化窒素ガス中における第 2 の窒化処理を施したので、ゲート絶縁膜 12 における窒素原子の濃度プロファイルのピークは、半導体基板 10 側の界面の近傍とゲート電極 13 側の界面の近傍の両方でできる。

【0092】尚、第 8 の実施形態においては、ベースとなる二酸化シリコン膜 16 を RTO 法により形成したが、これに代えて、従来の熱酸化膜、HTO 膜又は TEOS 膜等の堆積酸化膜であっても同様の結果が得られることはいうまでもない。

【0093】また、ベースとなる二酸化シリコン膜 16 を形成することなく、半導体基板 10 に対して笑気ガス

又は亜酸化窒素ガス中で直接に熱処理を行なって、ゲート絶縁膜 12 における半導体基板 10 側の界面の近傍に窒素原子の濃度プロファイルのピークを形成してもよい。

【0094】(第 9 の実施形態) 以下、本発明の第 9 の実施形態として、前記の第 3 の実施形態に係る半導体装置の製造方法について図 15 ~ 図 18 を参照しながら説明する。

【0095】まず、図 15 (a) に示すように、シリコンよりなる P- 型の半導体基板 10 に素子分離領域 15 を形成した後、半導体基板 10 の表面における素子分離領域 15 に囲まれた活性領域を洗浄して、不純物や自然酸化膜を除去する。図 15 (b) は、半導体基板 10 に素子分離領域 15 を形成した状態における半導体基板 10 に含まれるシリコン原子の濃度プロファイルを示しており、横軸は半導体基板 10 における表面から深さ方向の距離を示している。

【0096】次に、図 16 (a) に示すように、半導体基板 10 に対して、例えば常圧の電気炉を用いて酸化性雰囲気中において 850℃ のパイロジェニック酸化を施すことにより、ベースとなる 4 nm の膜厚を有する二酸化シリコン膜 16 を形成する。図 16 (b) は、半導体基板 10 に二酸化シリコン膜 16 を形成した状態における半導体基板 10 に含まれるシリコン原子及び酸素原子の濃度プロファイルを示しており、一点鎖線は二酸化シリコン膜 16 と半導体基板 10 との界面を示している。

【0097】次に、笑気ガス雰囲気中において、25 気圧の高圧下で且つ 800℃ の温度下で 20 分間の第 1 の窒化処理 (RTN 処理) を施すことにより、図 17 (a) に示すように、5 nm の膜厚を有する前段階の酸窒化膜 17 を形成する。

【0098】図 17 (b) は、半導体基板 10 に前段階の酸窒化膜 17 を形成した状態における半導体基板 10 に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示しており、窒素原子の濃度プロファイルのピーク位置はゲート絶縁膜 12 における半導体基板 10 側の界面の近傍にあり、且つ濃度プロファイルのピーク位置における窒素原子の濃度は約 3 原子% である。

【0099】次に、照射用ランプを有する急速熱処理装置 (RTP 装置) を用いて半導体基板 10 に対して亜酸化窒素ガス中において例えば 850℃ の温度下で 10 秒間の第 2 の窒化処理 (RTN 処理) を施すことにより、図 18 (a) に示すように、5 nm の膜厚を有する最終の酸窒化膜 18 を形成する。

【0100】図 18 (b) は、半導体基板 10 に最終の酸窒化膜 18 を形成した状態における半導体基板 10 に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示しており、窒素原子の濃度プロファイルのピーク位置は、ゲート絶縁膜 12 における半導体基板 10 側の界面の近傍のほかに、ゲート絶縁膜 12 にお

17

るゲート電極13側の界面の近傍にもあり、且つ濃度プロファイルの各ピーク位置における窒素原子の濃度は約3原子%である。

【0101】次に、第4の実施形態と同様に、酸窒化膜17よりなるゲート絶縁膜12の上にゲート電極13を形成した後、該ゲート電極13をマスクとしてN型の不純物を注入することにより、ソース・ドレインとなるN⁺型の高濃度不純物領域11を形成すると、第3の実施形態に係る半導体装置が得られる。

【0102】第9の実施形態によると、半導体基板10
10 に対して25気圧の高圧下で窒化処理を施すことにより、5nmの膜厚を有する酸窒化膜17を形成するため、濃度プロファイルのピーク位置における窒素原子の濃度を約3原子%に設定することができると共に、濃度プロファイルの両ピーク同士の間の底部における窒素原子の濃度を高く設定することができる。

【0103】また、第8の実施形態と同様、ベースとなる二酸化シリコン膜16を形成した後、笑気ガス中における第1の窒化処理及び亜酸化窒素ガス中における第2の窒化処理を施したので、ゲート絶縁膜12における窒素原子の濃度プロファイルのピークは、半導体基板10
20 側の界面の近傍とゲート電極13側の界面の近傍の両方にある。

【0104】尚、第9の実施形態においては、ベースとなる二酸化シリコン膜16をRTO法により形成したが、これに代えて、堆積酸化膜であってもよいし、また、ベースとなる二酸化シリコン膜16を形成することなく、半導体基板10に対して笑気ガス又は亜酸化窒素ガス中で直接に熱処理を行なって、ゲート絶縁膜12における半導体基板10側の界面の近傍に窒素原子の濃度
30 プロファイルのピークを形成してもよい。

【0105】

【発明の効果】本発明に係る第1の半導体装置によると、絶縁膜と半導体層との界面近傍において、窒素原子がシリコンのダングリングボンドやブローケンボンドと結合するため、絶縁膜と半導体層との界面近傍におけるFNトンネル電流の印加に伴うトラップの発生を抑制することができるので、絶縁膜の劣化を確実に防止することができる。

【0106】第1の半導体装置において、窒素原子の濃度分布のピークにおける窒素原子の濃度が1.5原子%以上で且つ5原子%以下であると、窒素原子がダングリングボンドやブローケンボンドを確実に終端させるので、絶縁膜と半導体層との界面近傍のトラップの発生を確実に抑制することができると共に、ダングリングボンド及びブローケンボンドの終端に寄与しない過剰な窒素原子が正の固定電荷となってキャパシタにおけるフラットバンド電圧のシフト量又はトランジスタにおけるしきい値電圧を増大させる事態を防止することができる。

【0107】本発明に係る第2の半導体装置によると、

18

絶縁膜と半導体層との界面近傍及び絶縁膜と導電膜との界面近傍において、窒素原子がシリコンのダングリングボンドやブローケンボンドとそれぞれ結合するため、絶縁膜と半導体層との界面近傍及び絶縁膜と導電膜との界面近傍におけるFNトンネル電流の印加に伴うトラップの発生を抑制できるので、絶縁膜の絶縁性の劣化を確実に防止することができ、また、絶縁膜に導入された窒素原子は、導電膜に導入されたボロン等の不純物が導電膜から絶縁膜を通して半導体層に拡散する事態を2度に亘って阻止するので、デバイス特性の変動を確実に抑制することができる。

【0108】第2の半導体装置において、窒素原子の濃度分布の第1のピーク及び第2のピークにおける窒素原子の濃度がそれぞれ1.5原子%以上で且つ5原子%以下であると、窒素原子がダングリングボンドやブローケンボンドを確実に終端させるので、絶縁膜と半導体層との界面近傍のトラップの発生を確実に抑制することができると共に、ダングリングボンド及びブローケンボンドの終端に寄与しない過剰な窒素原子が正の固定電荷となってキャパシタにおけるフラットバンド電圧のシフト量又はトランジスタにおけるしきい値電圧を増大させる事態を防止することができる。

【0109】第2の半導体装置において、窒素原子の濃度分布の第1のピークと第2のピークとの間の底部における窒素原子の濃度が0.1原子%以上であると、絶縁膜の全領域において、窒素原子がダングリングボンドやブローケンボンドを確実に終端させると共に、導電膜に導入されたボロン等の不純物が導電膜から絶縁膜を通して半導体層に拡散する事態を阻止することができる。

【0110】第1の半導体装置の製造方法によると、二酸化シリコン膜をシリコンの酸窒化膜にするため、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布のピークを確実に形成することができるので、絶縁膜と半導体層との界面近傍におけるトラップの発生を抑制できる第1の半導体装置を確実に製造することができる。

【0111】第2の半導体装置の製造方法によると、半導体層の上にシリコンの酸窒化膜を成長させるため、二酸化シリコン膜における半導体層側の界面の近傍に窒素原子の濃度分布のピークを確実に形成することができるので、絶縁膜と半導体層との界面近傍におけるトラップの発生を抑制できる第1の半導体装置を確実に製造することができる。

【0112】第1又は第2の半導体装置の製造方法において、酸窒化膜形成工程における窒素ガスを含む酸化性雰囲気、N₂Oガスの雰囲気又はNOガスとO₂ガスとの混合ガスの雰囲気であると、N₂Oガスが分解反応することにより生成されるか又は混合ガスに含まれるNOガスによる窒化作用、及びN₂Oガスが分解反応することにより生成されるか又は混合ガスに含まれるO₂ガ

50

19

スによる酸化作用が同時に進行するので、シリコンの酸化膜を確実に成長させることができる。

【0113】第1又は第2の半導体装置の製造方法において、酸化膜形成工程における熱処理を高圧下で行なうと、二酸化シリコン膜に含まれる窒素原子の量を確実に増加させることができる。

【0114】第1又は第2の半導体装置の製造方法において、絶縁膜を形成する工程が、シリコンの酸化膜に対してNOガスの雰囲気において急速熱処理を行なうことにより、シリコンの酸化膜を窒化する工程を含むと、絶縁膜における半導体層側の界面近傍及び導電膜との界面近傍において窒素原子の濃度分布のピークをそれぞれ形成することができるので、絶縁膜と半導体層との界面近傍及び絶縁膜と導電膜との界面近傍におけるトラップの発生を抑制できると共に、導電膜に導入されたボロン等の不純物が導電膜から絶縁膜を通して半導体層に拡散する事態を2度に亘って阻止できる第2の半導体装置を確実に製造することができる。

【図面の簡単な説明】

【図1】本発明の各実施形態に共通する半導体装置の断面図である。

【図2】本発明の第1の実施形態に係る半導体装置のゲート絶縁膜中の窒素濃度分布を示す図である。

【図3】本発明の第2の実施形態に係る半導体装置のゲート絶縁膜中の窒素濃度分布を示す図である。

【図4】本発明の第3の実施形態に係る半導体装置のゲート絶縁膜中の窒素濃度分布を示す図である。

【図5】(a)は本発明の第4又は第5の実施形態に係る半導体装置の製造方法における素子分離領域形成工程を示す断面図であり、(b)は第4の実施形態において素子分離領域が形成された状態における半導体基板に含まれるシリコン原子の濃度プロファイルを示す図である。

【図6】(a)は本発明の第4又は第5の実施形態に係る半導体装置の製造方法における二酸化シリコン膜形成工程を示す断面図であり、(b)は第4の実施形態において二酸化シリコン膜が形成された状態における半導体基板に含まれるシリコン原子及び酸素原子の濃度プロファイルを示す図である。

【図7】(a)は本発明の第4又は第5の実施形態に係る半導体装置の製造方法における酸化膜形成工程を示す断面図であり、(b)は第4の実施形態において酸化膜が形成された状態における半導体基板に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示す図である。

【図8】本発明の第4又は第5の実施形態に係る半導体装置の製造方法におけるゲート電極形成工程を示す断面図である。

【図9】(a)は本発明の第6又は第7の実施形態に係る半導体装置の製造方法における素子分離領域形成工程

20

を示す断面図であり、(b)は第6の実施形態において素子分離領域が形成された状態における半導体基板に含まれるシリコン原子の濃度プロファイルを示す図である。

【図10】(a)は本発明の第6又は第7の実施形態に係る半導体装置の製造方法における酸化膜形成工程を示す断面図であり、(b)は第6の実施形態において酸化膜が形成された状態における半導体基板に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示す図である。

【図11】(a)は本発明の第8の実施形態に係る半導体装置の製造方法における素子分離領域形成工程を示す断面図であり、(b)は第8の実施形態において素子分離領域が形成された状態における半導体基板に含まれるシリコン原子の濃度プロファイルを示す図である。

【図12】(a)は本発明の第8の実施形態に係る半導体装置の製造方法における二酸化シリコン膜形成工程を示す断面図であり、(b)は第8の実施形態において二酸化シリコン膜が形成された状態における半導体基板に含まれるシリコン原子及び酸素原子の濃度プロファイルを示す図である。

【図13】(a)は本発明の第8の実施形態に係る半導体装置の製造方法における前段階の酸化膜の形成工程を示す断面図であり、(b)は第8の実施形態において前段階の酸化膜が形成された状態における半導体基板に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示す図である。

【図14】(a)は本発明の第8の実施形態に係る半導体装置の製造方法における最終の酸化膜の形成工程を示す断面図であり、(b)は第8の実施形態において最終の酸化膜が形成された状態における半導体基板に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示す図である。

【図15】(a)は本発明の第9の実施形態に係る半導体装置の製造方法における素子分離領域形成工程を示す断面図であり、(b)は第9の実施形態において素子分離領域が形成された状態における半導体基板に含まれるシリコン原子の濃度プロファイルを示す図である。

【図16】(a)は本発明の第9の実施形態に係る半導体装置の製造方法における二酸化シリコン膜形成工程を示す断面図であり、(b)は第9の実施形態において二酸化シリコン膜が形成された状態における半導体基板に含まれるシリコン原子及び酸素原子の濃度プロファイルを示す図である。

【図17】(a)は本発明の第9の実施形態に係る半導体装置の製造方法における前段階の酸化膜の形成工程を示す断面図であり、(b)は第9の実施形態において前段階の酸化膜が形成された状態における半導体基板に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示す図である。

21

【図18】(a)は本発明の第9の実施形態に係る半導体装置の製造方法における最終の酸化膜の形成工程を示す断面図であり、(b)は第9の実施形態において最終の酸化膜が形成された状態における半導体基板に含まれるシリコン原子、酸素原子及び窒素原子の濃度プロファイルを示す図である。

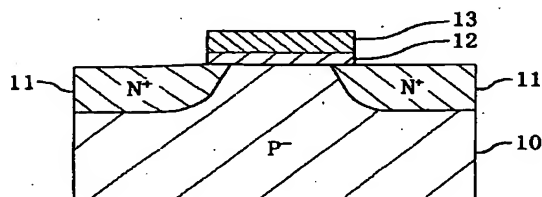
【図19】従来の半導体装置の断面図である。

【符号の説明】

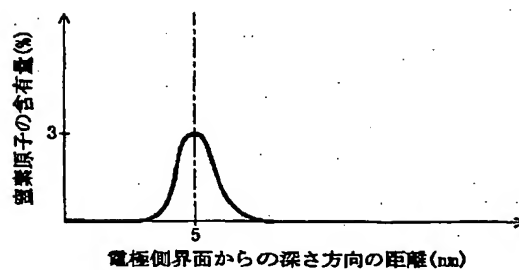
- * 10 半導体装置
 11 高濃度不純物領域
 12 ゲート絶縁膜
 13 ゲート電極
 15 素子分離領域
 16 二酸化シリコン膜
 17 前段階の酸化膜
 * 18 最終の酸化膜

22

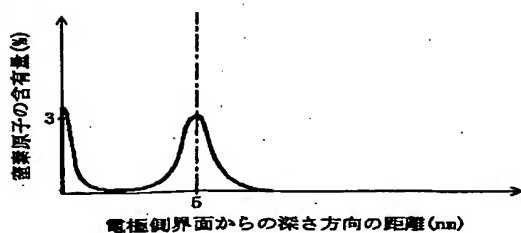
【図1】



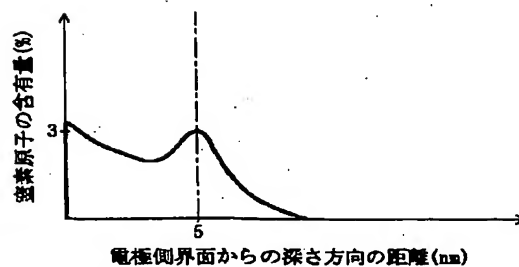
【図2】



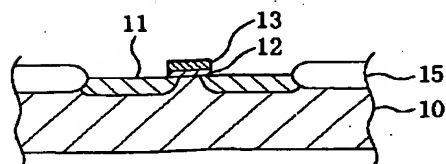
【図3】



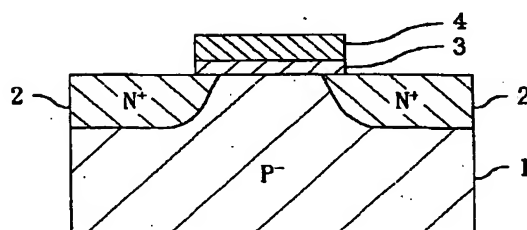
【図4】



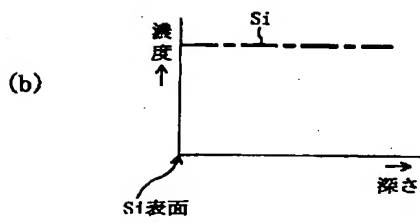
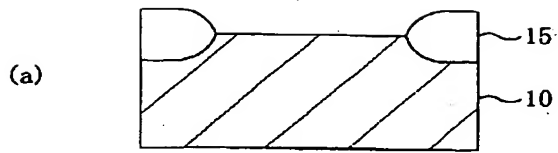
【図8】



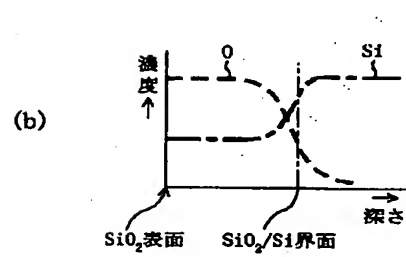
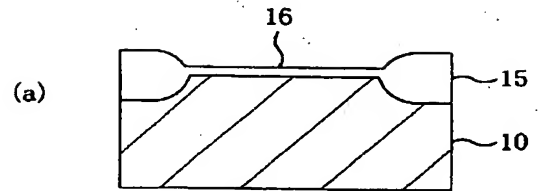
【図19】



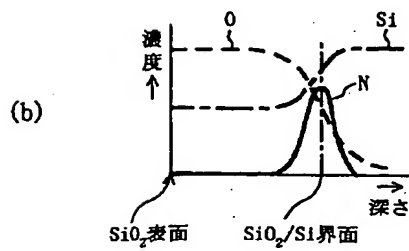
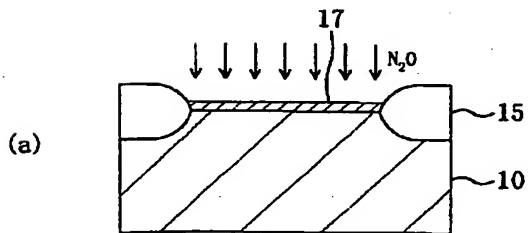
【図 5】



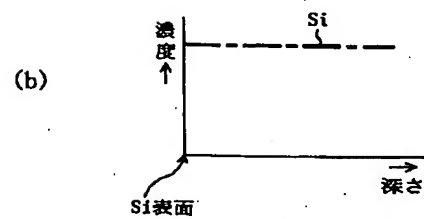
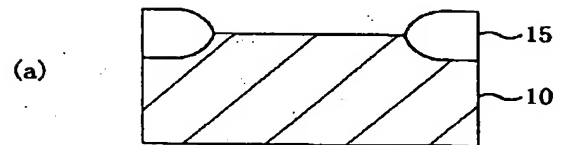
【図 6】



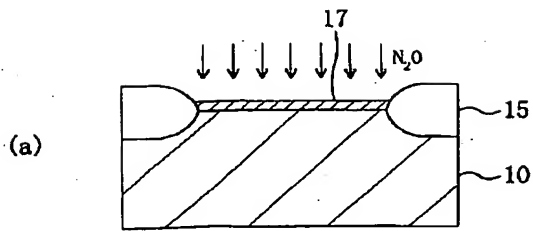
【図 7】



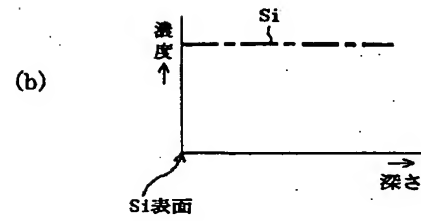
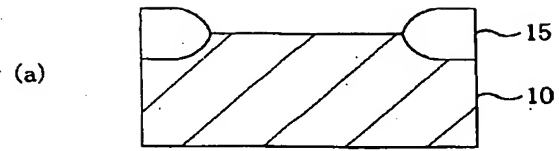
【図 9】



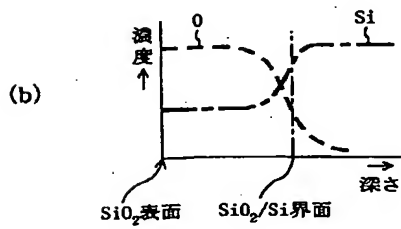
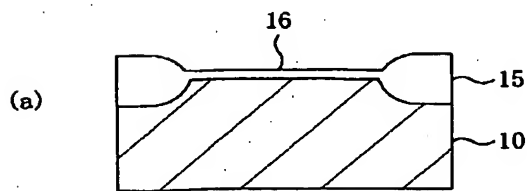
【図10】



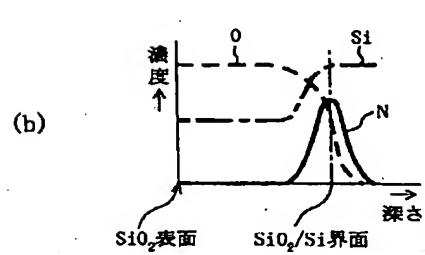
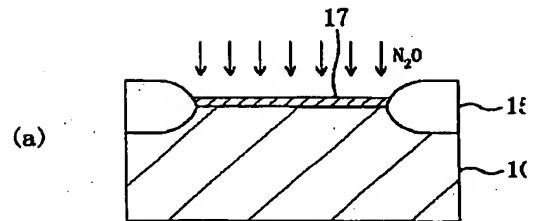
【図11】



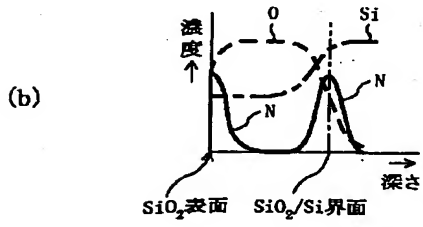
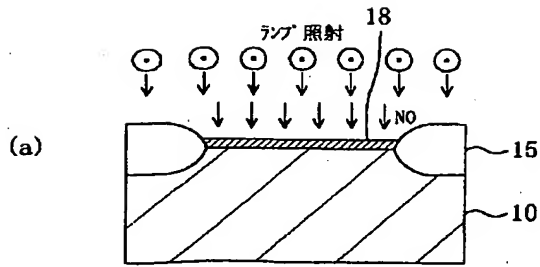
【図12】



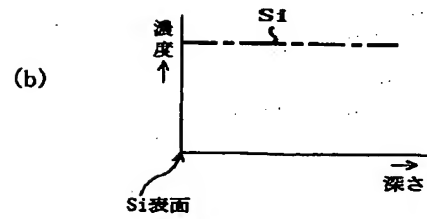
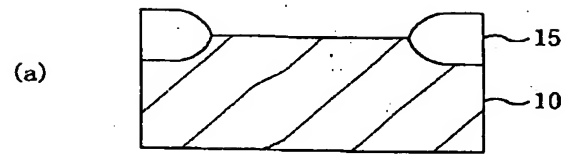
【図13】



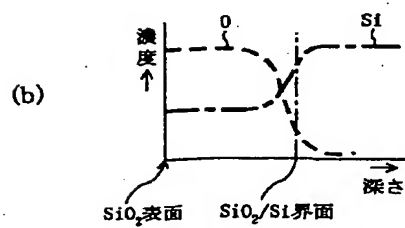
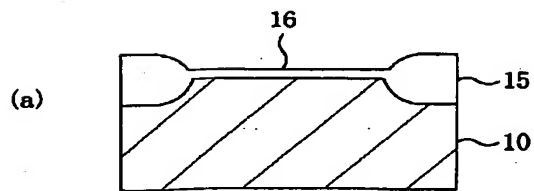
【図14】



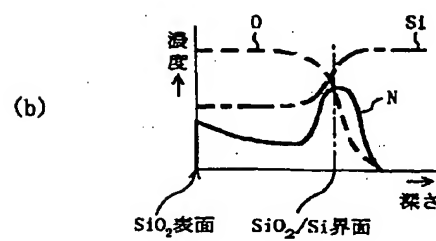
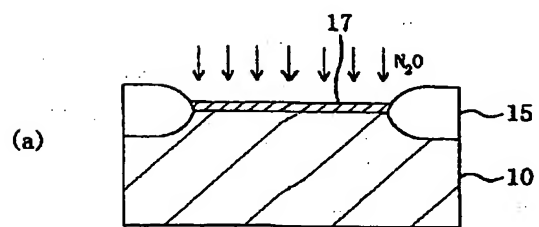
【図15】



【図16】



【図17】



【図18】

